

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **03-212615**
 (43)Date of publication of application : **18.09.1991**

(51)Int.Cl. G02F 1/133
 G09G 3/36
 H04N 5/66

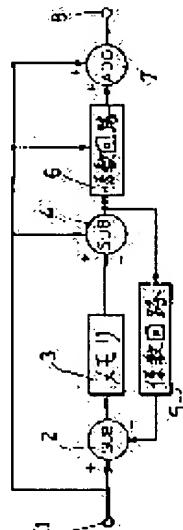
(21)Application number : **02-007808** (71)Applicant : **VICTOR CO OF JAPAN LTD**
 (22)Date of filing : **17.01.1990** (72)Inventor : **KIDO KOICHI**

(54) AFTER-IMAGE NEGATING CIRCUIT IN LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To eliminate the after-images of and to enhance image quality by generating the differential signal of video signals apart by one frame period or one field period and adding the deformed differential signal obtd. by deforming this differential signal according to the signal level of the input video signal to the input video signal.

CONSTITUTION: The video signal supplied to an input terminal 1 is supplied to subtractors 2, 4 and an adder 7. A coefft. circuit 5 multiplies the signal of the difference outputted from the subtractor 4 by the prescribed coefft. smaller than 1 and supplies this signal as a subtracter signal to the subtractor 2. The differential signal of the video signals parted by the one frame period or one field period of the video signals from the subtractor 4 is outputted by the operation of the one cycle loop of the subtractor 2→ a memory 3→ the subtractor 4→ the coefft. circuit 5→ the subtractor 2. This differential signal is supplied to the coefft. circuit 6 from which the deformed differential signal changed in magnitude according to the signal level of the input video signal is outputted to the adder 7. This deformed differential signal and the video signal of the input are added and the video signal of the state in which the after-images are always negated is outputted to an output terminal 8.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報 (A) 平3-212615

⑬ Int. Cl. 5

G 02 F 1/133
G 09 G 3/36
H 04 N 5/66

識別記号

5 0 5
1 0 2 Z

庁内整理番号

7709-2H
8621-5C
7605-5C

⑭ 公開 平成3年(1991)9月18日

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 液晶表示装置における残像打消回路

⑯ 特願 平2-7808

⑰ 出願 平2(1990)1月17日

⑱ 発明者 木戸 耕一 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクターブル社内

⑲ 出願人 日本ビクター株式会社 神奈川県横浜市神奈川区守屋町3丁目12番地

⑳ 代理人 弁理士 今間 孝生

明細書

1. 発明の名称

液晶表示装置における残像打消回路

2. 特許請求の範囲

液晶表示装置によって表示されるべき映像信号における1フレーム期間または1フィールド期間だけ隔てた映像信号の差信号を得る手段と、入力された映像信号の信号レベルと対応して前記した差信号を変化させた変形差信号を得る手段と、入力の映像信号に前記した変形差信号を加算して出力する手段とを備えてなる液晶表示装置における残像打消回路

3. 発明の詳細な説明

(産業上の利用分野)

本発明は液晶表示装置における残像打消回路に関する。

(従来の技術)

液晶表示素子によって画像表示を行うようにした液晶表示装置は、画像の表示部を薄型のものとして構成できるために、従来から各種の電子機器

の画像表示装置として広く使用されて来ており、また、液晶表示素子をライトバルブに用いて光源の光を画像信号によって強度変調し、投影光学系を介してスクリーンに投影させるようにした画像投影機も実用されるようになった。

(発明が解決しようとする課題)

さて、液晶表示素子はサーモトロピック液晶を用いて、特定な表示モードによる表示動作が行われるように例えばネマティック相の液晶分子の配向の状態を電界によって変化させるようにしている。

液晶表示モードが例えばツイステッドネマティック電界効果モードの場合における液晶表示素子の動作は、一対の基板間にツイステッドネマティック配向されているネマティック液晶分子の光の伝播モードが、所謂、導波管モードの条件を満足するようにして行われる。

ところで、液晶表示素子ではそれに使用されている液晶のもつている粘性のために、電界の変化に対する液晶分子の配向の変化に遅れが生じるた

めに、立上がり時間と立下がり時間が大きい、すなわち、過渡応答特性が悪いということが知られている。

液晶表示素子によって静止画像を表示する場合には、前記した液晶の過渡応答特性は問題にはならないが、液晶表示素子によって動画像を表示する場合には、表示された画像に残像が現われて再生画像の品質が劣化することが問題になる。

特に、例えば面順次式の立体テレビジョン画像のように、時間軸上で連続して液晶表示面上に表示される右眼用の画像と左眼用の画像とが空間的にずらされた状態で表示される場合、あるいは所謂テレビゲームの画像のように動きの早い画像が表示されるような場合には、表示画面における前記した残像発生の問題が大きな問題になる。

ところで、前記した液晶の過渡応答特性は第7図に例示されているように液晶に印加される電圧の大きさに応じて非直線的に変化している。なお、液晶に印加される電圧と過渡応答時間との関係を示している第7図において横軸は液晶に印加され

る電圧V(寄分目盛)、縦軸は液晶の応答時間(対数目盛)である。

それで、液晶に印加される電圧が第7図に例示されているように、0IREW→50IREのよう電圧値が低い範囲で50IREだけ変化した場合と、50IRE→100IREのよう電圧値が高い範囲で50IREだけ変化した場合とでは、同一の電圧だけ変化したのに液晶の過渡応答時間はTa>Tbのよう異なっているから、表示された画像の残像を打消す作用が液晶に供給される入力信号の電圧(入力信号の信号レベル)と無関係に行われた場合には、表示された画像中に入力信号の信号レベルの変化に従って残像が現われて再生画像の品質が劣化してしまうために、その改善策が求められた。

(課題を解決するための手段)

本発明は液晶表示装置によって表示されるべき映像信号における1フレーム期間または1フィールド期間だけ隔てた映像信号の差信号を得る手段と、入力された映像信号の信号レベルと対応して

前記した差信号を変化させた変形差信号を得る手段と、入力の映像信号に前記した変形差信号を加算して出力する手段とを備えてなる液晶表示装置における残像打消回路を提供する。

(作用)

液晶表示装置によって表示されるべき映像信号における1フレーム期間または1フィールド期間だけ隔てた映像信号の差信号を得る。

前記した差信号を入力信号の信号レベルと対応して発生させた信号によって変形した変形差信号を発生させる。

入力の映像信号に前記の変形差信号を加算して入力信号の信号レベルに適応して常に残像が打消された状態の映像信号を出力させる。

(実施例)

以下、添付図面を参照して本発明の液晶表示装置における残像打消回路の具体的な内容を詳細に説明する。

第1図及び第2図は本発明の液晶表示装置における残像打消回路の実施例を示すブロック図、第

3図及び第4図は第1図及び第2図中に使用される係数回路6の構成例を示すブロック図、第5図は残像打消回路を備えた液晶表示装置のブロック図、第6図は残像打消回路における残像打消しの原理を説明するための波形図である。

まず、第6図を参照して本発明の液晶表示装置における残像打消回路で行われる残像打消しの原理について説明する。第6図においてSiは液晶表示装置によって表示されるべき映像信号の入力信号である。

第6図の(a)は既述のように液晶表示素子に使用されている液晶がもっている粘性により、液晶分子の配向の変化が電界の変化に対して遅れて起るため、液晶表示素子に例えばステップ電圧状の入力信号Siが入力された場合にも液晶の過渡応答特性により、液晶表示素子の表示の様子が第6図の(a)中にS0で示されているように立上がりが遅れる(図示を省略しているが立下がりについても時間軸上での遅れが生じる)ことを説明している図であり、また、第6図の(b)は前記し

た第6図の(a)に示されている液晶表示素子における表示の状態が図中のS₀のように、液晶の過渡応答特性によって入力信号S_iの時間軸上での変化態様に対して遅れる分が第6図の(b)におけるS_{0'}のように実質的に補正された状態になされると、ステップ状の入力信号S_iに予め補正用の信号S_sを付加した場合の説明図であり、前記の信号S_sは、第6図の(a)中に示されているS₀からS_iを差引いたものに対応している。

前記した第6図の(a), (b)を参照して説明したところから判かるように、液晶表示素子における表示の状態が液晶の過渡応答特性によって入力信号S_iの時間軸上での変化態様に対して遅れる分が、第6図の(b)におけるS_{0'}のように実質的に補正された状態になされるように、ステップ状の入力信号S_iに予め補正用の信号S_sを付加しておけば、入力信号の変化時の液晶表示素子における表示の時間軸上での遅れが実質的に無くなり、液晶表示素子で表示される画像には残像が生じないことになる。

いて、1はデジタル信号の状態の映像信号の入力端子、3はフィールドメモリまたはフレームメモリ(以下、単にメモリ3と記載されることもある)、4は減算器、6は係数回路、7は加算器、8は出力端子であり、また、第1図において2は減算器、5は係数回路、第2図において9は加算器、10, 35は係数回路である。

第1図示の残像打消回路において、入力端子1に供給された映像信号は、減算器2, 4に対して被減数信号として供給されるとともに、加算器7にも供給されている。

前記の減算器2には減数信号として係数回路5の出力信号が供給されており、前記した減算器2の出力信号はメモリ3に記憶される。メモリ3としては例えばFIFOを用いたり、あるいは1フィールド期間(または1フレーム期間)毎に順次交互に書き込み動作と読み出し動作を行なうようになされた2個のメモリを用いたりして、現在の1フィールド期間(または1フレーム期間)の映像信号よりも1フィールド期間(または1フレーム期間)以

ところで、前記した液晶の過渡応答特性は第7図に例示されているように液晶に印加される電圧の大きさに応じて非直線的に変化しているものであるために、前記した補正用の信号S_sとしては液晶表示素子に印加される電圧の大きさと対応して、それぞれ適正な信号形態のものにされていなければならない。

そこで、本発明の液晶表示装置における残像打消回路では液晶表示装置によって表示されるべき映像信号における1フレーム期間または1フィールド期間だけ隔てた映像信号の差信号を発生させ、前記の差信号を入力映像信号の信号レベルに応じてそれぞれ適正に変形されている状態の変形差信号を発生させ、その変形差信号を入力の映像信号に加算して、液晶表示素子に印加される入力信号の信号レベルに適応して良好に残像が打消されるようにした液晶表示装置における残像打消回路を構成するようにしているのである。

第1図及び第2図に示す本発明の液晶表示装置における残像打消回路の実施例のブロック図にお

前の映像信号がメモリ3から読み出されて減算器4に減数信号として供給されるようにする。

前記の減算器4では、それに入力端子1から供給されている現在の映像信号を被減数信号とし、メモリ3から読み出された現在の1フィールド期間(または1フレーム期間)の映像信号よりも1フィールド期間(または1フレーム期間)以前の映像信号を差引いた差分の信号を係数回路5, 6に供給する。

前記した係数回路5は1よりも小さな所定の係数を前記の減算器4から出力された差分の信号に乗算して減算器2に減数信号として供給する。すると、減算器2 → メモリ3 → 減算器4 → 係数回路5 → 減算器2の一巡のループの動作により減算器4からは、映像信号における1フレーム期間または1フィールド期間だけ隔てた映像信号の差信号(動きの検出信号)が outputされる。

前記した減算器4から出力された映像信号における1フレーム期間または1フィールド期間だけ隔てた映像信号の差信号は係数回路6に供給され

る。係數回路 6 では、それに供給された差信号を入力映像信号の信号レベルに応じて所定のように大きさが変化された変形差信号を出力して加算器 7 に供給する。そして、前記した加算器 7 では前記した変形差信号と入力の映像信号とを加算して出力端子 8 に出力する。

ところで、前記した係數回路 6 は、液晶表示素子における表示の状態が液晶の過渡応答特性により入力信号の時間軸上での変化様様に対して遅れる分が実質的に補正された状態にするために、入力信号に付加すべき補正用の信号として、液晶に印加される電圧の大きさに応じて非直線的に変化している液晶の過渡応答特性に適合した補正用の信号。すなわち、液晶表示素子に印加される電圧の大きさと対応して、それぞれ適正な信号形態の補正用の信号が発生できるようにするためのものであって、前記の係數回路 6 としては第 3 図に例示されているように、例えば入力映像信号の上位 3 ビットで示される入力映像信号の信号レベルをアドレスとし、減算器 4 から供給される 9 ビット

の差信号を、入力映像信号の信号レベルに応じて所定のように変形された 8 ビットの変形差信号として加算器 7 に供給できるようなりードオンリーメモリ 3 6 によって構成せらるるようにしたり、あるいは第 4 図に例示されているように、例えば入力映像信号における上位 4 ビットの信号によって定められる 16 種類の信号レベルに従ってデータの切換え選択が行われるデータセレクタ 4 1 と、減算器 4 から出力された差信号に対して、それぞれ所定の異なる係數を乗算することにより所定の入出力特性に従った出力の個々のものが出来ることになされた 16 個の乗算器 3 7, 3 8 ~ 4 0 を用い、前記した 16 個の乗算器 3 7, 3 8 ~ 4 0 からの出力が入力されているデータセレクタ 4 1 によって入力映像信号の信号レベルと対応した出力データが選択して出力されるような構成のものにしてもよい。

次に、第 2 図示の本発明の液晶表示装置における残像打消回路の実施例は、第 1 図中の係數回路 5 を係數回路 1 0 と係數回路 3 5 とに分けた構成

のものとなされたものであり、動作は既述した第 1 図示の液晶表示装置における残像打消回路の実施例の場合と全く同じであるから、動作の具体的な説明は省略する。

第 5 図は本発明の液晶表示装置における残像打消回路を適用した液晶表示装置の構成例を示したものであり、第 5 図において 1 1 は輝度信号と搬送色信号との多重化信号の入力端子、1 2 は輝度信号の入力端子、1 3 は搬送色信号の入力端子、1 4 は Y C 分離回路であり、前記の Y C 分離回路 1 4 から出力された輝度信号は切換スイッチ SW 1 の固定接点 a に供給され、また前記の Y C 分離回路 1 4 から出力された搬送色信号は切換スイッチ SW 2 の固定接点 a に供給される。

前記した切換スイッチ SW 1 の固定接点 b には、端子 1 2 から輝度信号が供給されており、また前記の切換スイッチ SW 2 の固定接点 b には、端子 1 3 から搬送色信号が供給されている。

そして、前記の両切換スイッチ SW 1, SW 2 の可動接点 v は連動して固定接点 a と固定接点 b と

に切換えられるようになされていて、切換スイッチ SW 1 の可動接点 v からは輝度信号がアナログデジタル変換器 1 6 に供給され、また、切換スイッチ SW 2 の可動接点 v からは搬送色信号が色復調回路 1 5 に供給される。

色復調回路 1 5 から出力された色差信号 R - Y はアナログデジタル変換器 1 7 に供給され、また色復調回路 1 5 から出力された色差信号 B - Y はアナログデジタル変換器 1 8 に供給される。

前記した各アナログデジタル変換器 1 6 ~ 1 8 から、それぞれ出力されたデジタル信号は、第 1 図乃至第 4 図を参照して説明したような機能を有する残像打消回路 1 9 ~ 2 1 における入力端子 1 に供給される。

前記の残像打消回路 1 9 の出力端子 8 から出力された残像の打消しが行われた状態の輝度信号の出力信号はデジタル信号処理回路 2 2 に供給され、このデジタル信号処理回路 2 2 において所定の信号処理が施された後にデジタルアナログ変換器 2 4 でアナログ信号の状態の輝度信号となされ

てマトリックス回路27に供給される。

また、前記の残像打消回路20の出力端子8から出力された残像の打消しが行われた状態の色差信号R-Yの出力信号はデジタル信号処理回路23に供給されて、このデジタル信号処理回路23において所定の信号処理が施された後にデジタルアナログ変換器25でアナログ信号の状態の色差信号R-Yの出力となされてマトリックス回路27に供給される。

前記の残像打消回路21の出力端子8から出力された残像の打消しが行われた状態の色差信号B-Yの出力信号はデジタル信号処理回路23に供給されて、このデジタル信号処理回路23において所定の信号処理が施された後にデジタルアナログ変換器26でアナログ信号の状態の色差信号R-Yの出力となされてマトリックス回路27に供給される。

マトリックス回路27では、それに供給された輝度信号Yと2つの色差信号R-Y, B-Yとから3原色信号R, G, Bを発生して、それとの

原色信号R, G, Bを個別のLCD駆動回路28~30の内の対応するものに供給する。

前記した各LCD駆動回路28~30からの出力信号は、それぞれの属する液晶表示素子31~33に供給され、前記した液晶表示素子31~33には残像の無い状態の画像が表示される。

(発明の効果)

以上、詳細に説明したところから明らかなるように、本発明は液晶表示装置によって表示されるべき映像信号における1フレーム期間または1フィールド期間だけ隔てた映像信号の差信号を得る手段と、入力された映像信号の信号レベルと対応して前記した差信号を変化させた変形差信号を得る手段と、入力の映像信号に前記した変形差信号を加算して出力する手段とを備えてなる液晶表示装置における残像打消回路であって、液晶表示素子によって動画像を表示する場合でも、表示された画像に残像が現われることがなく、良好な画質画像を表示することができる所以あり、例えば面順次式の立体テレビジョン画像のように、時間軸上

で連続して液晶表示面上に表示される右眼用の画像と左眼用の画像とが空間的にずらされた状態で表示される場合、あるいは所謂テレビゲームの画像のように動きの早い画像が表示されるような場合でも、良好な再生画像を得ることができ、しかも、入力映像信号の信号レベルの変化による液晶の過渡応答特性の変化と対応して、表示された画像の残像の打消し作用が変化するために、常に残像が良好に打消された状態の品質の良好な再生画像を常に得ることができる。

4. 図面の簡単な説明

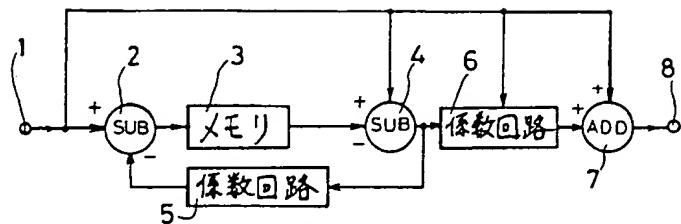
第1図及び第2図は本発明の液晶表示装置における残像打消回路の実施例を示すブロック図、第3図及び第4図は第1図及び第2図中に使用される係数回路6の構成例を示すブロック図、第5図は残像打消回路を備えた液晶表示装置のブロック図、第6図は残像打消回路における残像打消しの(第7図は液晶の電圧対応特性例図)原理を説明するための波形図である。

1…デジタル信号の状態の映像信号の入力端子、
2, 4…減算器、3…フィールドメモリまたはフ

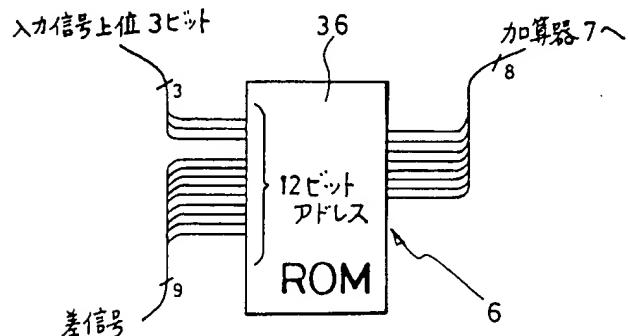
レームメモリ、5, 6, 10, 35…係数回路、
7…加算器、8…出力端子、11…輝度信号と搬送色信号との多重化信号の入力端子、12…輝度信号の入力端子、13…搬送色信号の入力端子、
14…YC分離回路、16~18…アナログデジタル変換器、19~21…残像打消回路、22, 23…デジタル信号処理回路、24~26…デジタルアナログ変換器、27…マトリックス回路、
28~30…LCD駆動回路、31~33…液晶表示素子、36…リードオンリーメモリによる係数回路、37~40…乗算器、41…データセレクタ、SW1, SW2…切換スイッチ。

特許出願人 日本ビクター株式会社

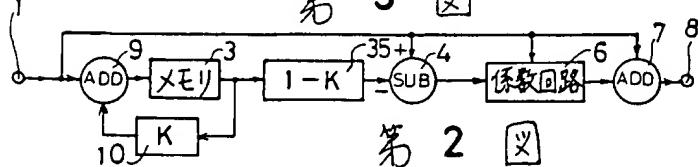
代理人 弁理士 今間孝生



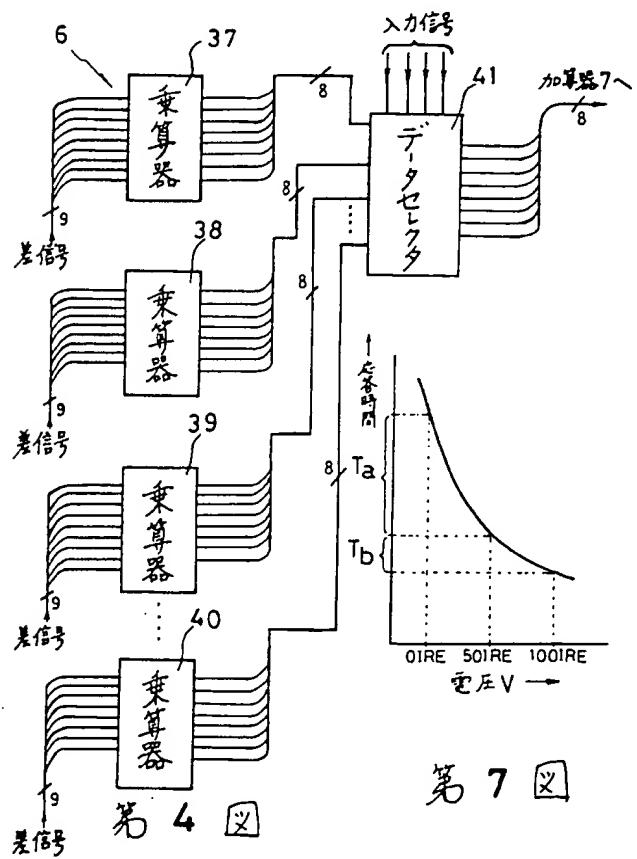
第1回



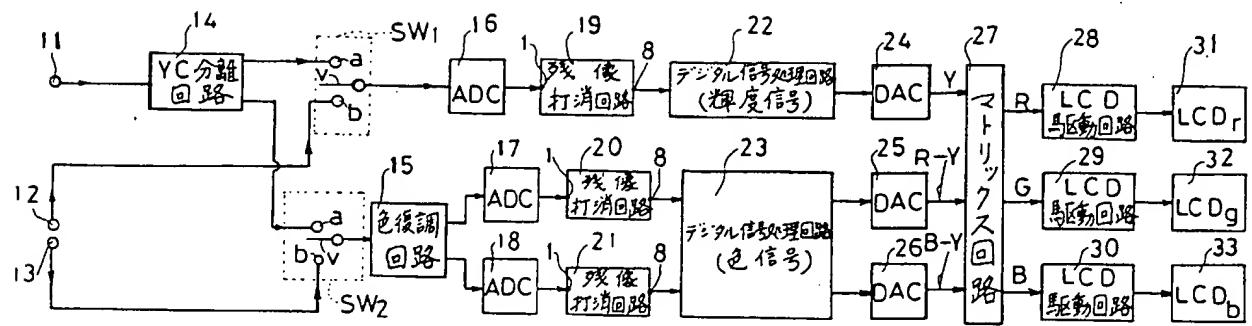
第3回



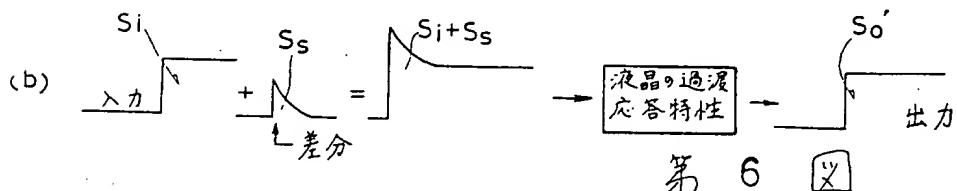
第2回



第7回



第 5 図



第 6 図